

CD4051

产品说明书

规范修订历史:

版本	发行时间	新制/修订内容
V1.0	2020/02	新增
V1.1	2022/12	修改订单信息
V1.2	2023/02	更换新模板
V1.3	2024/03	增加应用注意事项以及整体排版

概述

CD4051 是一款八选一模拟开关电路，内置 3 个地址选择端（A0~A2），低有效的使能输入端（ $\overline{E}$ ），8 路独立的输入/输出端（Y0~Y7）及公共输入/输出端（Z）。

电路内部有 8 个双向模拟开关，每个开关的一端连接到独立的输入/输出（Y0~Y7）端，另一端连接到公共的输入/输出（Z）端。

当 $\overline{E}$ 为低电平时，通过 A0~A2 选择一个通路的开关处于低阻导通状态。当 $\overline{E}$ 为高电平时，A0~A2 设置无效，所有开关处于高阻关断状态。如果需要切换开关状态，就必须使用使能输入端（ $\overline{E}$ ）。

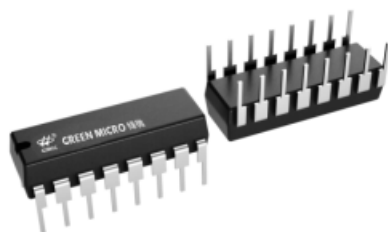
V_{DD} 和 V_{SS} 是连接到数字控制输入端（A0~A2 和 $\overline{E}$ ）的电源电压。（ $V_{DD}-V_{SS}$ ）的范围是 3~9V。模拟输入输出（Y0~Y7 和 Z）能够在最高 V_{DD} ，最低 V_{EE} 之间变化。 $V_{DD}-V_{EE}$ 不会超过 9V。

对于用做数字多路选择开关， V_{EE} 和 V_{SS} 是连在一起的（通常接地）。

CD4051 主要应用于模拟多路选择开关、数字多路选择开关及信号选通

封装形式：DIP-16 / SOP-16 / TSSOP-16

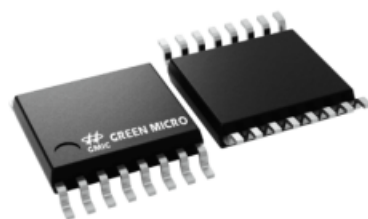
产品外观



DIP-16



SOP-16

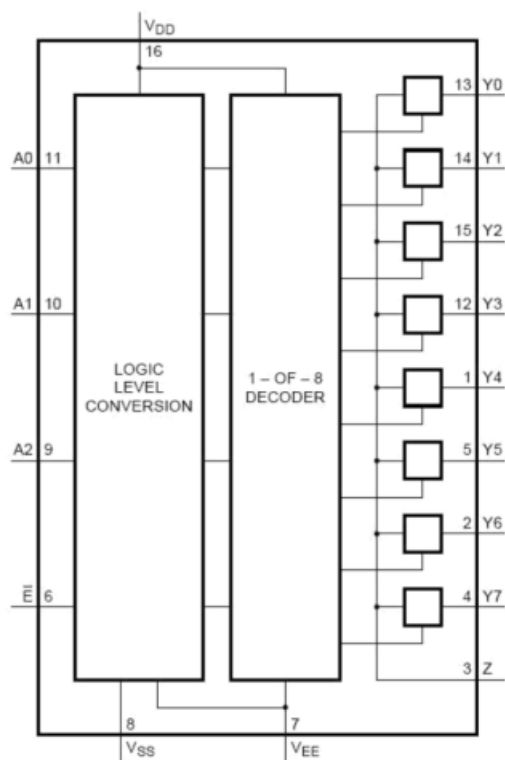


TSSOP-16

订购信息

产品名称	封装	打印名称	包装	包装数量
CD4051 BE(GMIC)	DIP-16	CD4051 260	管装	1000 只/盒
CD4051 BM(GMIC)	SOP-16	CD4051 260	编带	2500 只/盘
CD4051 BPW(GMIC)	TSSOP-16	CD4051 260	编带	3000 只/盘
CD4051 (GMIC)	DIP-16	CD4051 GB60	管装	1000 只/盒
CD4051 (GMIC)	SOP-16	CD4051 G260	编带	2500 只/盘
CD4051 (GMIC)	TSSOP-16	CD4051 B60	编带	3000 只/盘

功能框



单个开关电路图

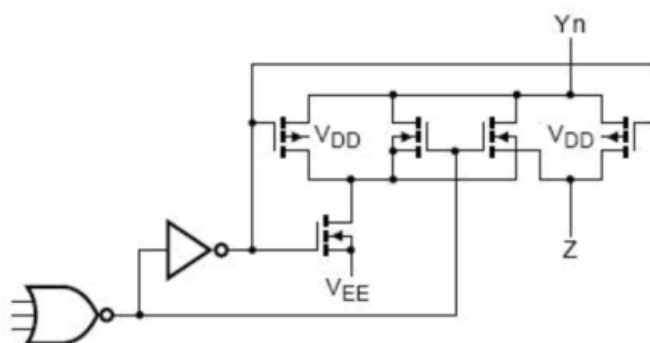


图 2，单个开关的原理图

逻辑图

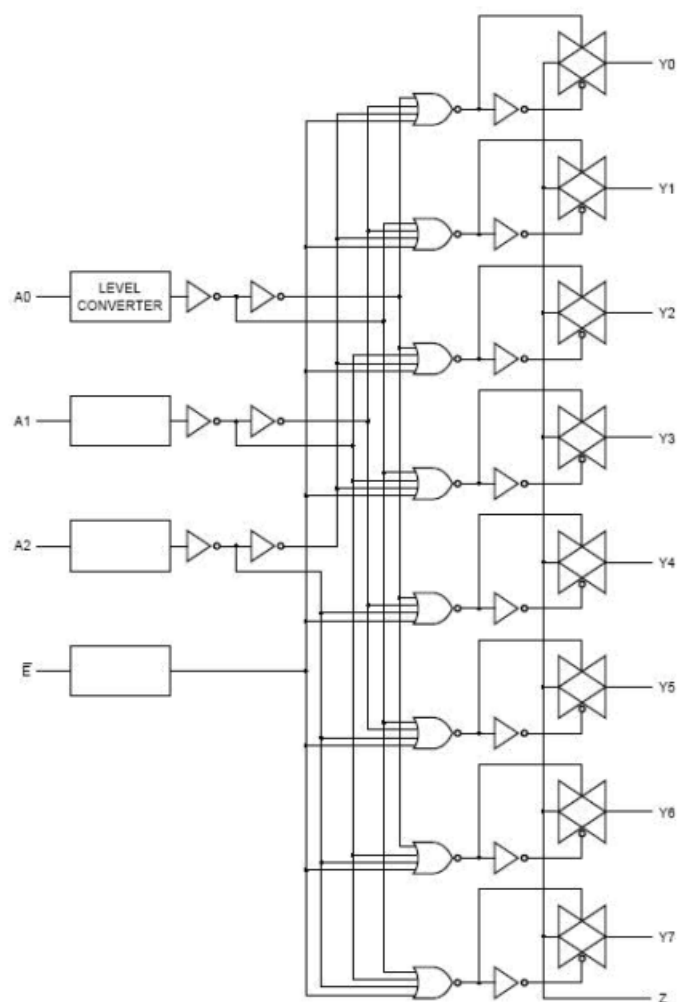
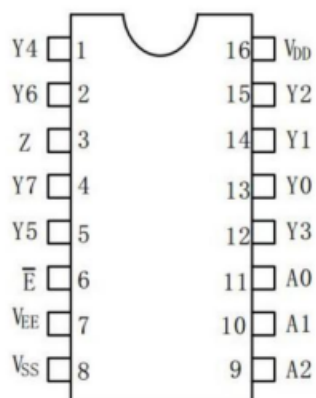


图 3、电路内部逻辑图

引脚排列图



DIP-16/SOP-16/TSSOP-16/QSOP-16

引脚说明及结构原理图

引脚	符 号	功 能	引脚	符 号	功 能
1	Y4	独立输入/输出端	9	A2	选择输入端
2	Y6	独立输入/输出端	10	A1	选择输入端
3	Z	公共输入/输出端	11	A0	选择输入端
4	Y7	独立输入/输出端	12	Y3	独立输入/输出端
5	Y5	独立输入/输出端	13	Y0	独立输入/输出端
6	$\bar{E}$	使能输入端（低电平有效）	14	Y1	独立输入/输出端
7	V _{EE}	负电源电压	15	Y2	独立输入/输出端
8	V _{SS}	接地	16	V _{DD}	正电源电压

功能说明（真值表、逻辑关系等）

输入				沟道导通
$\bar{E}$	A2	A1	A0	
L	L	L	L	Y0 — Z
L	L	L	H	Y1 — Z
L	L	H	L	Y2 — Z
L	L	H	H	Y3 — Z
L	H	L	L	Y4 — Z
L	H	L	H	Y5 — Z
L	H	H	L	Y6 — Z
L	H	H	H	Y7 — Z
H	×	×	×	-

注： H 是高电平状态（较高的正电压）

L 是低电平状态（较低的正电压）

X 是任意状态

极限参数⁽¹⁾除非另有规定 $T_{amb}=25^{\circ}\text{C}$

参 数 名 称	符号	条 件		额 定 值	单 位
正电源电压 (2)	V_{DD}			-0.5~+12	V
负电源电压 (2)	V_{EE}	以电源为参考点		-12~+0.5	V
输入电压范围	V_I			-0.5~ $V_{DD}+0.5$	V
开关导通电流	I			± 10	mA
功耗 (3)	P_D	-40 $^{\circ}\text{C}$ +85 $^{\circ}\text{C}$	DIP16	700	mW
			SOP16/TSSOP16	500	mW
每个输出端的功耗	P_O			100	mW
工作环境温度	T_{amb}			-40~+85	$^{\circ}\text{C}$
贮存温度	T_{stg}			-65~+150	$^{\circ}\text{C}$
焊接温度	T_L	10 秒	DIP	245	$^{\circ}\text{C}$
			SOP	245	

注：1、极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

2、为了避免电源电流从 Z 端流出，当开关电流从 Y 端流入时，该开关两端的压降应不超过 0.4V。如果开关电流从 Z 端流入时，Y 端将无电源电流输出，这样开关两端的压降将无限制，但是 Y 端和 Z 端的电压将不能高于 V_{DD} 或小于 V_{EE} 。

3、DIP16 封装：当 T_{amb} 大于 70 $^{\circ}\text{C}$ 时，温度每升高 1 $^{\circ}\text{C}$ ，额定功耗减少 12 mW；

SOP16 封装：当 T_{amb} 大于 70 $^{\circ}\text{C}$ 时，温度每升高 1 $^{\circ}\text{C}$ ，额定功耗减少 8mW；

TSSOP16 封装：当 T_{amb} 大于 60 $^{\circ}\text{C}$ 时，温度每升高 1 $^{\circ}\text{C}$ ，额定功耗减少 5.5mW。

推荐使用条件 $T_{amb}=25^{\circ}\text{C}$; $R_L=10\text{ k}\Omega$; $C_L=50\text{ pF}$; $\overline{E}=V_{DD}$ (方波); $V_{is}=V_{DD}=5\text{ V}$

参数	符号	条件	最小	典型	最大	单位
电源电压	V_{DD}		3.0	5.0	9.0	V
电源电压	V_{EE}		-6.0		0	V
电源电压	$V_{DD}-V_{EE}$		3.0		9.0	V
输入电压	V_I		0	-	V_{DD}	V
输出无效时间 (高电平→关断)	t_{PHZ}	$E \rightarrow Z$ 或 $E \rightarrow Y_n$		85	170	ns
输出无效时间 (低电平→关断)	t_{PLZ}	$E \rightarrow Z$ 或 $E \rightarrow Y_n$		115	230	ns
输出使能时间 (关断→高/低电平)	t_{PZH}, t_{PZL}			40	80	ns
数字输入端输入电容	C_i				7.5	pF

直流特性 1 (未有特殊说明, $V_{SS}=0V$, $T_{amb} = 25^{\circ}C$)

参数	符号	测试条件	最小	最大	单位
静态电流	I_{DD}	$V_I=V_{DD}$ 或 V_{SS} , $I_O=0A$	$V_{DD}=5V$	20	μA
			$V_{DD}=9V$	40	
输入高电平电压	V_{IH}	$ I_O < 1\mu A$	$V_{DD}=5V$, $V_O=0.5V$ 或 $4.5V$	3.5	V
			$V_{DD}=9V$, $V_O=0.5V$ 或 $8V$	7.0	
输入低电平电压	V_{IL}	$ I_O < 1\mu A$	$V_{DD}=5V$, $V_O=0.5V$ 或 $4.5V$	1.5	V
			$V_{DD}=9V$, $V_O=0.5V$ 或 $8V$	3.0	
输入漏电流	I_{II}	$V_I=0V$ 或 $9V$, $V_{DD}=9V$		0.3	μA
3 态输出漏电流	I_{OZ}	$V_{DD}=9V$	输出到 V_{DD}	1.6	μA
			输出到 V_{SS}	-1.6	μA
数字输入端输入电容	C_i			7.5	pF

直流特性 2 (未有特殊说明, $V_{SS}=0V$, $T_{amb} = 25^{\circ}C$, 测试线路图见图 4)

参数	符号	测试条件	典型值	最大	单位
导通电阻	R_{ON}	$V_{IS}=0V \sim V_{DD} - V_{EE}$	$V_{DD} - V_{EE} = 5V$	350	2500
			$V_{DD} - V_{EE} = 9V$	80	245
		$V_{IS}=0V$	$V_{DD} - V_{EE} = 5V$	115	340
			$V_{DD} - V_{EE} = 9V$	50	160
		$V_{IS} = V_{DD} - V_{EE}$	$V_{DD} - V_{EE} = 5V$	120	365
			$V_{DD} - V_{EE} = 9V$	65	200
任意两个通道之间导通电阻的变化	ΔR_{ON}	$V_{IS}=0V \sim V_{DD} - V_{EE}$	$V_{DD} - V_{EE} = 5V$	25	Ω
			$V_{DD} - V_{EE} = 9V$	10	
关断态漏电流	$I_{L(OFF)}$	$V_{SS}=V_{EE}$,	所有通道关, $E=V_{DD}$	1000	nA
		$V_{DD} - V_{EE}=9V$,	任意通道, $E=V_{SS}$	200	nA

直流参数3 (未有特殊说明, VSS=0V, Tamb =-40°C)

参数	符号	测试条件		最小	最大	单位
静态电流	IDD	VI=VDD 或 VSS ， IO=0A	VDD=5V		20	μA
			VDD=9V		40	
输入高电平	VIH	IO <1μA	VDD=5V , VO=0.5V 或4.5V	3.5		V
电压			VDD=9V , VO=0.5V 或8V	7.0		
输入低电平 电压	VIL	IO <1μA	VDD=5V , VO=0.5V 或4.5V		1.5	V
			VDD=9V , VO=0.5V 或8V		3.0	
输入漏电流	ILI	VI=0V 或9V , VDD=9V			0.3	μA
3 态输出漏电 流	IOZ	VDD=9V	输出到 VDD		1.6	μA
			输出到 VSS		-1.6	μA

直流参数 4 (未有特殊说明, VSS=0V, Tamb =85°C)

参数	符号	测试条件		最小	最大	单位
静态电流	IDD	VI=VDD 或 VSS, IO=0A	VDD=5V		150	μA
			VDD=9V		300	
输入高电平电压	VIH	IO <1μA	VDD=5V , VO=0.5V 或4.5V	3.5		V
			VDD=9V , VO=0.5V 或8V	7.0		
输入低电平电压	VIL	IO <1μA	VDD=5V , VO=0.5V 或4.5V		1.5	V
			VDD=9V , VO=0.5V 或8V		3.0	
输入漏电流	ILI	VI=0V 或9V , VDD=9V			1.0	μA
3 态输出漏电流	IOZ	VDD=9V	输出到 VDD		12.0	μA
			输出到 VSS		-12.0	μA

交流参数 1(VEE = VSS = 0 V; RL = 10 kΩ ; CL = 50 pF; Tamb = 25°C; 输入传输时间≤20 ns)

参 数 名 称	符号	测 试 条 件		典型	最大	单位
传输延时 Z →Yn ; Yn →Z	tPHL, tPLH	E = VSS; Vis = VDD (方波)) 见图10, 图6, 注1	VDD=5V	15	30	ns
			VDD=9V	5	10	ns
高到低的传输延时 An →Yn ; An →Z	tPHL	E = VSS; An=VDD (方波) 见 图11, 图6, 注1, 注2	VDD=5V	150	300	ns
			VDD=9V	60	120	ns

低到高的传输延时 $A_n \rightarrow Y_n$; $A_n \rightarrow Z$	tPLH	$E = V_{SS}$; $A_n = V_{DD}$ (方波); $V_{is} = V_{DD}$ 见图11, 图6, 注1, 注2	VDD=5V	150	300	ns
			VDD=9V	65	130	ns
高到关的输出禁止时间 $\overline{E} \rightarrow Y_n$; $\overline{E} \rightarrow Z$	tPHZ	$\overline{E} = V_{DD}$ (方波); $V_{is} = V_{DD}$ 见图12, 图6, 注1	VDD=5V	120	240	ns
			VDD=9V	90	180	ns
低到关的输出禁止时间 $\overline{E} \rightarrow Y_n$; $\overline{E} \rightarrow Z$	tPLZ	$E = V_{DD}$ (方波); $V_{is} = V_{EE}$ 见图12, 图6, 注1	VDD=5V	145	290	ns
			VDD=9V	120	240	ns
关到高/低的输出使能时间 $\overline{E} \rightarrow Y_n$; $\overline{E} \rightarrow Z$	tPZH	$\overline{E} = V_{DD}$ (方波); $V_{is} = V_{DD}$ 见图12, 图6, 注1	VDD=5V	140	280	ns
			VDD=9V	55	110	ns
关到高/低的输出使能时间 $\overline{E} \rightarrow Y_n$; $\overline{E} \rightarrow Z$	tPZL	$\overline{E} = V_{DD}$ (方波); $V_{is} = V_{EE}$ 见图11, 图6, 注1	VDD=5V	140	280	ns
			VDD=9V	55	110	ns
动态功耗	PD	见注3			W	

注:

- 1、 V_{is} 是 Y_n 或 Z 端的输入电压。 V_{os} 是 Y_n 或 Z 端的输出电压。
- 2、传输延时的温度系数是: 0.35%/°C
- 3、动态功耗的计算公式:

电源电压	计算公式
VDD=5V	$1000f_i + \Sigma (f_o \times CL) \times V_{DD}^2$
VDD=9V	$5500f_i + \Sigma (f_o \times CL) \times V_{DD}^2$

f_i :输入频率 (MHZ)

F_o :输出频率 (MHZ)

CL:输出负载电容 (PF)

VDD:电源电压 (V)

$\Sigma(f_o \times CL)$: 输出总和

交流参数2($V_{is} = 0.5V_{DD}$ (p-p) 方波)

参数名称	符号	测试条件	典型	最大	单位
方波失真度	dsin	通道开; $R_L = 10\text{ k}\Omega$; $CL = 15\text{ pF}$; $f_{is} = 1\text{ kHz}$; 见图7	VDD=5V	0.25	%
			VDD=9V	0.04	%
任意两个通道的串扰	fct	VDD=9V, 见注1	1		MHz
串扰 ($\overline{E} \rightarrow A_n$ 或 $Y_n \rightarrow Z$)	Vct	$R_L = 10\text{ k}\Omega$; $CL = 15\text{ pF}$; E 或 $A_n = V_{DD}$ (方波); 串扰为 $ V_{OS} $ 的峰值; VDD = 9V; 见图8	50		mV

关断穿通频率	fOFF	VDD=9V, 见注 2	1	MHz
导通频率	fON	VDD=5V, 见注 3	13	MHz
		VDD=9V, 见注 3	40	MHz

注:

- 1、 $R_L = 1\text{ k}\Omega$; $20\log V_{os}/V_{is} = -50\text{ dB}$, 见图 9
- 2、 $R_L = 1\text{ k}\Omega$; $C_L = 5\text{ pF}$, 通道关断, $20\log V_{os}/V_{is} = -50\text{ dB}$, 见图 7
- 3、 $R_L = 1\text{ k}\Omega$; $C_L = 5\text{ pF}$, 通道开, $20\log V_{os}/V_{is} = -3\text{ dB}$, 见图 7

导通电阻测试线路图

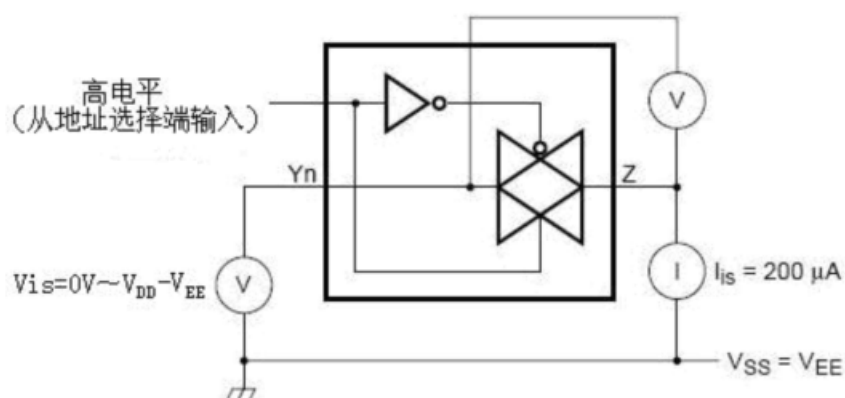


图 4、导通电阻测试线路图

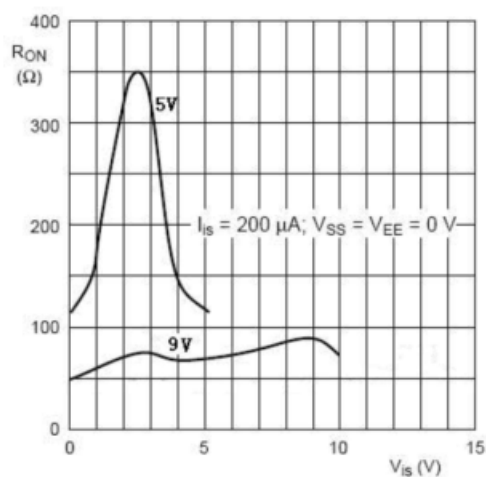


图 5、导通电阻 (R_{ON}) 与输入电压的对应曲线图

交流参数测试图 1

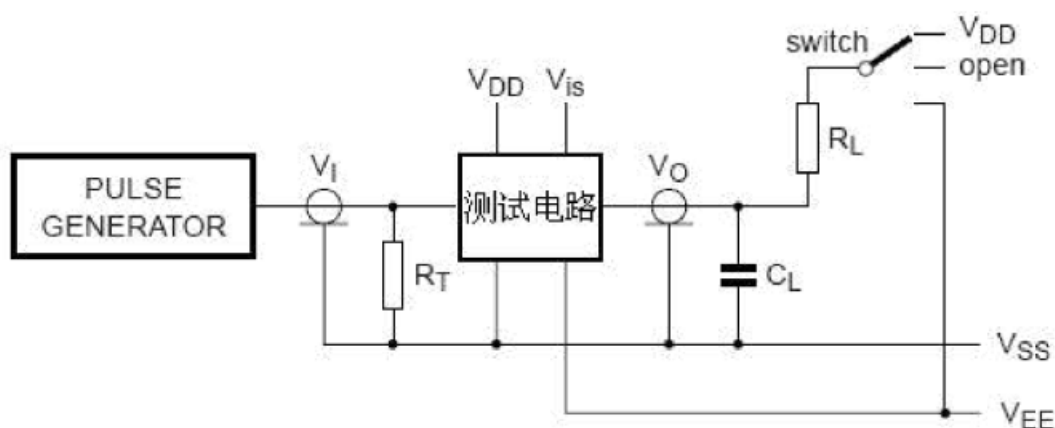


图 6、交流参数测试线路图

注：

1、元器件说明：

RT：阻抗匹配电阻，与信号源的输出阻抗 Z_o 相匹配

CL：负载电容，包括测试点和探针电容

RL：负载电阻

测试数据

测试项	输入		负载		开关 (Switch)
	Vis	tr, tf	CL	RL	
tPHL	VEE	20 ns	50 pF	10 k	VDD
tPLH	VDD	20 ns	50 pF	10 k	VEE
tPZH, tPHZ	VDD	20 ns	50 pF	10 k	VEE
tPZL, tPLZ	VEE	20 ns	50 pF	10 k	VDD
其它	脉冲	20 ns	50 pF	10 k	open

交流参数测试图2

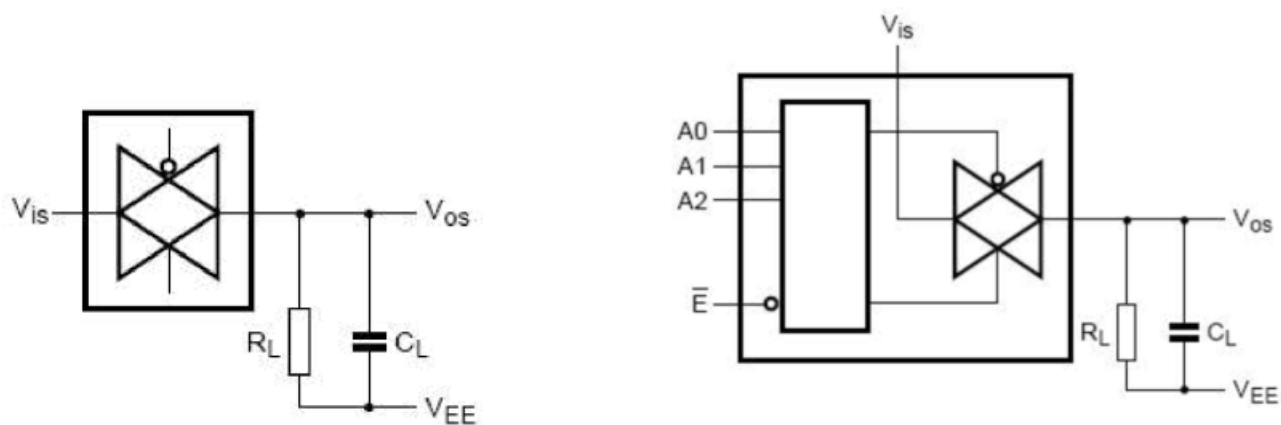


图 7、方波失真度、关断频率和导通频率测试图

8、串扰、逻辑输入输出测试图

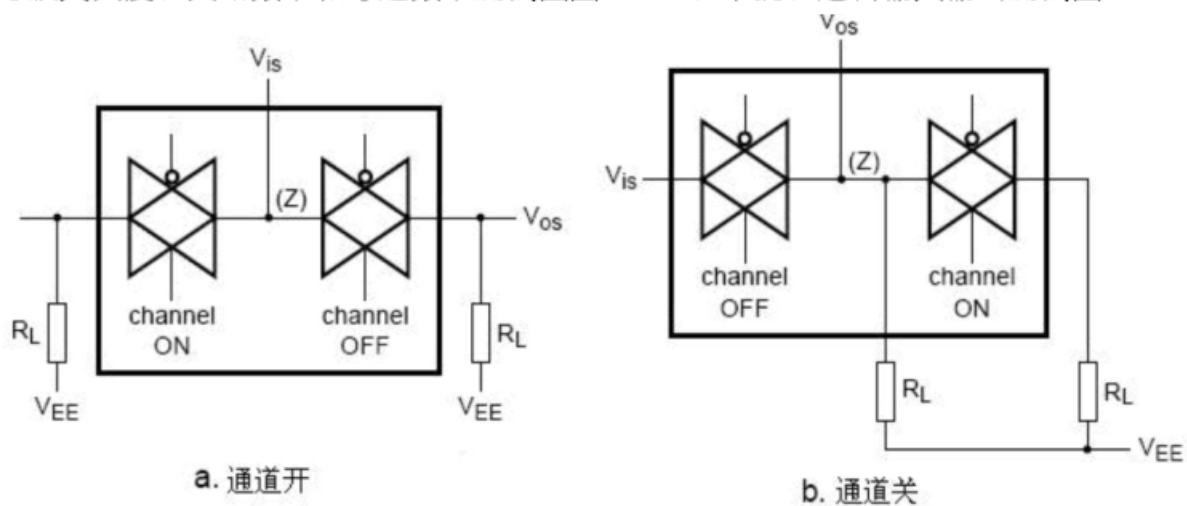
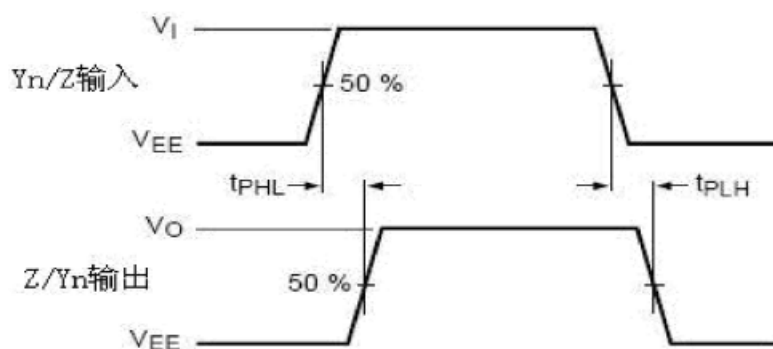


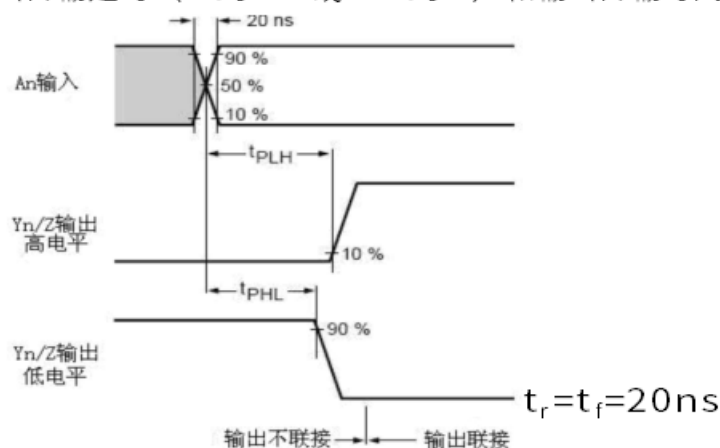
图 9、通道间串扰测试图

时序图



$$t_r = t_f = 20\text{ns}$$

图 10、输入到输出传输延时 (Z 到 Yn 或 Yn 到 Z) 和输出传输时间



$$t_r = t_f = 20\text{ns}$$

图 11、当其他 Y 通道导通时，输入到输出传输延时 (Z 到 Yn 或 Yn 到 Z)

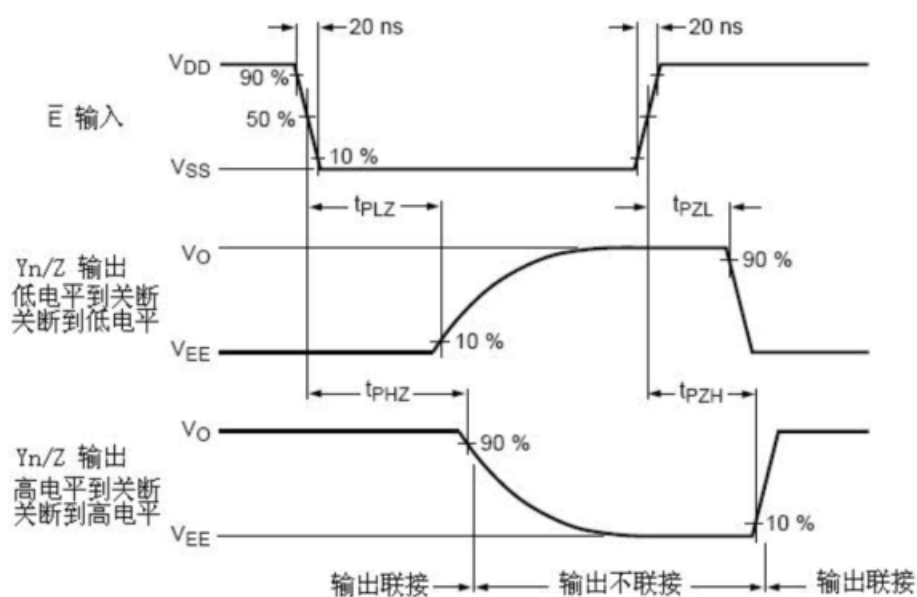
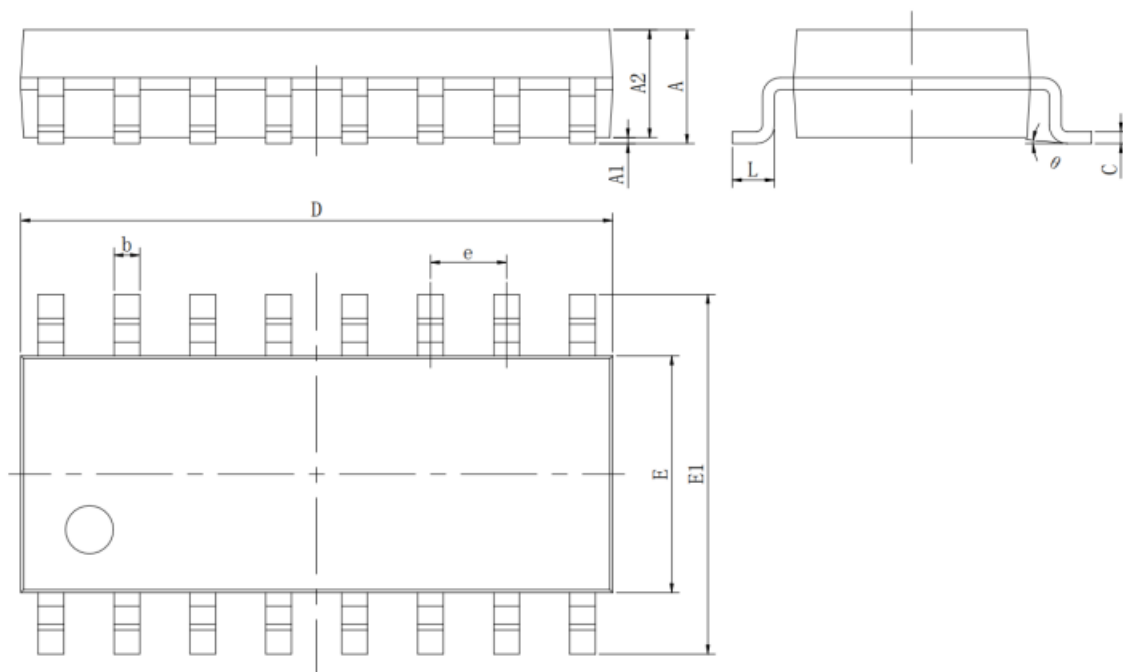


图 12、3 态输出使能和禁止时间

封装外形图

SOP16

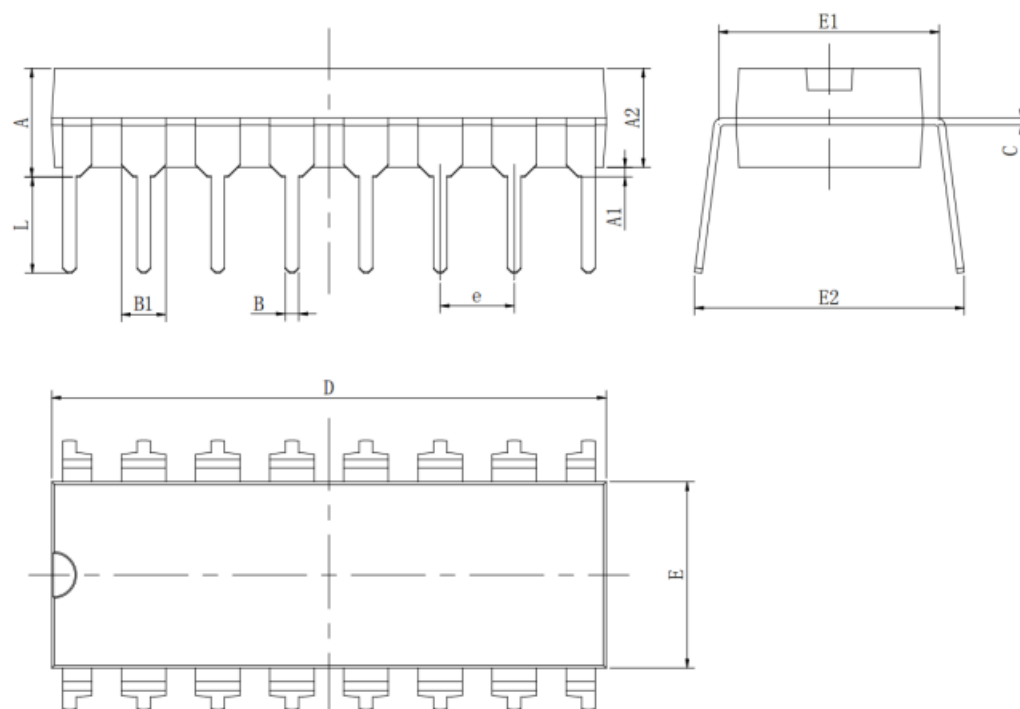
Unit:mm



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

DIP-16:

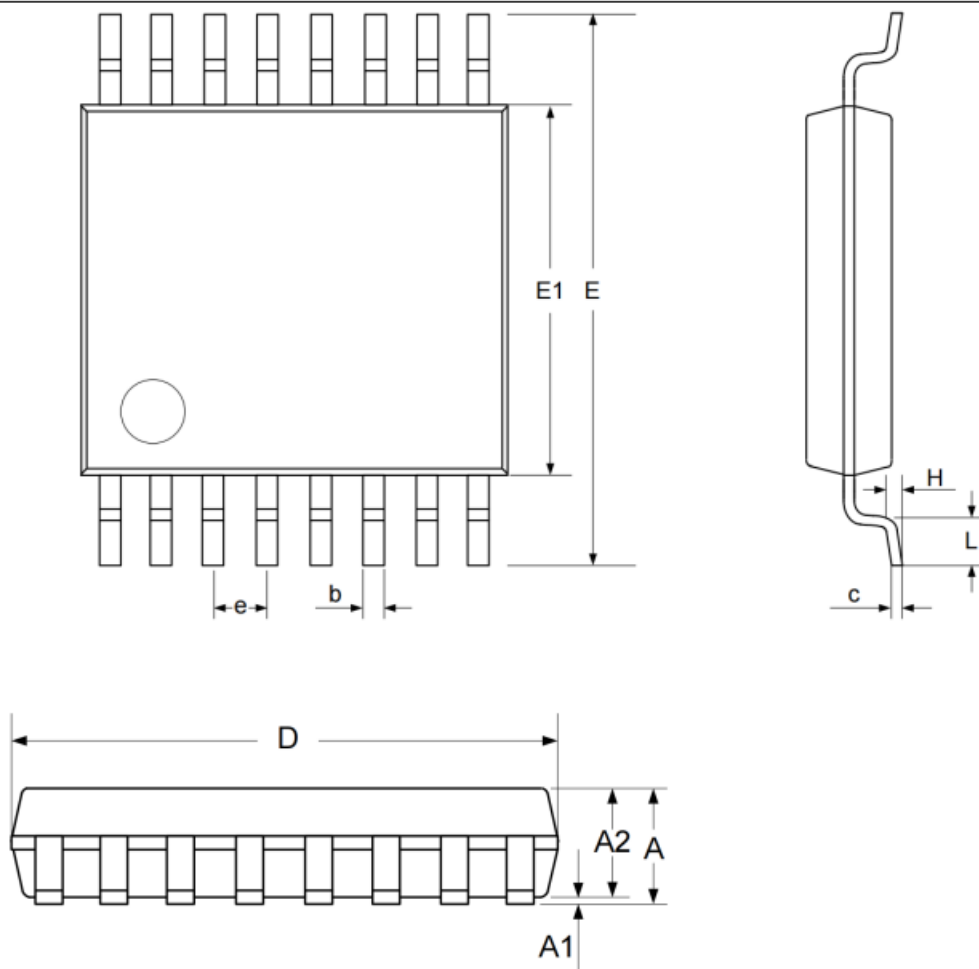
Unit:mm



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524(BSC)		0.060(BSC)	
C	0.204	0.360	0.008	0.014
D	18.800	19.200	0.740	0.756
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540(BSC)		0.100(BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.000	0.331	0.354

TSSOP-16:

Unit:mm



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.20
A1	0.05	—	0.15
A2	0.80	—	1.05
b	0.19	—	0.30
c	0.09	—	0.20
D	4.86	5.00	5.10
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	—	0.75
H	0.25TYP		

重要声明:

- 绿微芯片保留无通知更改产品及文档的权利，客户应在订货前获取并核实最新技术资料的完整性，同时，绿微芯片对非官方修订文件不承担任何 何责任或义务。
- 整份产品规格书中任何项参数仅供参考，实际应用测试为准；客户使用产品进行系统设计时，必须遵守安全规范并独立承担以下责任：按应用需求选则适配的绿微产品；完成应用的设计验证及全链路测试；确保应用符合目标市场安全法规或其他要求，因设计缺陷或违规操作导致的人身/财产损失，均由客户自行承担，与绿微芯片无关。
- 绿微芯片产品禁止用于生命维持、军事装备、航天航空关键应用等场景。超范围使用引发的一切事故与法律责任，皆由使用方自行承担，与绿微芯片无关。
- 绿微芯片的所有技术资源（含数据表、参考设计）均按“现状”提供，不保证无缺陷或泛用性，不做出任何明示或者暗示的担保。文档仅授权 用于本文件所述产品开发与研究，严禁非授权使用知识产权、公开复制和反向工程。违规使用导致的索赔及损失，均由使用方承担，与绿微芯片无关。