

CEU8721N1 / CEU8721N0

3.0 kV_{RMS} 双通道 100Mbps 磁隔通用数字隔离器

1. 产品描述

CEU8721N1/CEU8721N0 系列是高速、高可靠的双通道磁隔通用数字隔离器，满足 UL-1577 标准下 3.0 kV_{RMS} 隔离耐压能力。CEU8721N1/CEU8721N0 采用芯片级微型变压器以及专有的 AdaptivePulse®调制解调技术进行信号传输，兼顾边沿调制的时序精度和开关键（OOK）调制的鲁棒性。CEU8721N1/CEU8721N0 包含 1 个反向信号通道和 1 个正向信号通道，信号传输延时典型值小于 9 ns。CEU8721N1/CEU8721N0 提供掉电保护功能，在输入掉电或浮空时，CEU8721N1 默认输出高电平，CEU8721N0 默认输出低电平。

2. 产品特点

- 传输数据率: 0-100Mbps
- 超低功耗: 每个通道的典型值 1.7 mA @ 1Mbps
- 典型传输延时: 小于 9 ns
- 输入电压范围: 3.0 V 到 5.5 V
- 工作温度范围: -40 °C 到 +125 °C
- 隔离耐压: 3.0 kVrms
- 共模瞬态抑制: ± 200 kV/μs
- SOP-8L (150 mil) 封装
- 默认输出电平可选

3. 产品认证

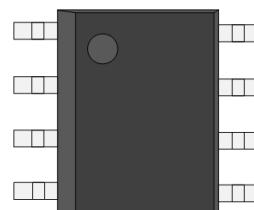
- 3.0 kV_{RMS} 耐压 1 分钟 (美国 UL-1577)
- 中国 CQC 认证 GB4943.1-2011
- 辐射抗扰度: GB/T 17626.3-2006 以及 IEC61000-4-3, >10V/m (性能判断 A)
- 工频磁场抗干扰度: GB/T17626.8, IEC61000-4-8, 优于等级 5 (100A/m, 严酷的工业环境)
- 集成电路门锁测试: EIA/JESD78

4. 产品应用

- 智能电表
- 工业自动化
- 家用电器
- 隔离数据总线

5. 外形信息

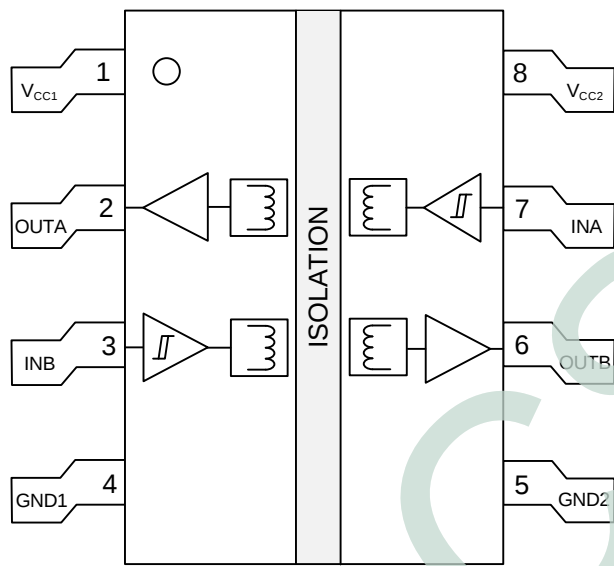
产品型号	封装	封装尺寸 (标称)
CEU8721N1 CEU8721N0	SOP-8L (150 mil)	4.9 x 3.9 (mm)



封装示意图

6. 引脚定义及功能说明

SOP-8L (150 mil) 封装
俯视图



引脚功能

引脚		I/O	描述
名称	编号		
GND1	4	—	1 侧地电位
GND2	5	—	2 侧地电位
INA	7	I	2 侧信号输入, 通道 A
INB	3	I	1 侧信号输入, 通道 B
OUTA	2	O	1 侧信号输出, 通道 A
OUTB	6	O	2 侧信号输出, 通道 B
V _{CC1}	1	—	1 侧输入电压
V _{CC2}	8	—	2 侧输入电压

7. 电路参数

7.1 绝对额定范围

参数		最小	最大	单位
V_{CC1}, V_{CC2}	供电电压	-0.5	5.5	V
V	I/O 引脚 (INx, OUTx)	-0.5	$V_{CC} + 0.5$	V
I_O	输出电流	-15	15	mA

7.2 ESD 额定值

			数值	单位
$V_{(ESD)}$	人体静电模型 (HBM)	单侧 ⁽¹⁾	± 8000	V
		跨隔离屏障 ⁽²⁾	$> \pm 6000$	V

(1) 单侧 ESD 测试结果，即对引脚 1-4、或者对引脚 5-8 分别进行 ESD 测试，ESD 冲击不跨越变压器隔离屏障。

(2) 跨隔离屏障 ESD 测试结果为全部引脚 (1-8) 测试结果。

7.3 建议工作条件

参数		最低	标称	最高	单位
V_{CC1}, V_{CC2}	供电电压	3.0	-	5.5	V
V_{IH}	高电平输入电压	$0.7 \times V_{CC1}$	-	V_{CC1}	V
V_{IL}	低电平输入电压	0	-	$0.3 \times V_{CC1}$	V
DR	数据率	0	-	100	Mbps
T_A	环境温度	-40	25	125	°C
CMTI	共模瞬态抑制	0	± 150	± 200	kV/ μ s

7.4 电压 3.3 V(±10%)电气特性

参数	测试条件		典型值	单位
V_{OH}	高电平输出电压, $I_{OH} = -4mA$		3.2	V
V_{OL}	低电平输出电压, $I_{OL} = 4mA$		0.1	V
I_{IH}	高电平输入电流, $V_{IH}=V_{CCI}$ at INx	CEU8721N1	0	μA
		CEU8721N0	6.6	μA
I_{IL}	低电平输入电流, $V_{IL}=0$ at INx	CEU8721N1	-6.6	μA
		CEU8721N0	0	μA
I_{CC1}	2 个通道输入方波时钟信号, 负载电容 $C_L = 15 pF$	1 Mbps	1.4	mA
I_{CC2}			1.4	mA
I_{CC1}	2 个通道输入方波时钟信号, 负载电容 $C_L = 0 pF$	1 Mbps	1.3	mA
I_{CC2}			1.4	mA
I_{CC1}	2 个通道输入方波时钟信号, 负载电容 $C_L = 15 pF$	10 Mbps	3.0	mA
I_{CC2}			2.9	mA
I_{CC1}	2 个通道输入方波时钟信号, 负载电容 $C_L = 0 pF$	10 Mbps	2.7	mA
I_{CC2}			2.7	mA
I_{CC1}	2 个通道输入方波时钟信号, 负载电容 $C_L = 15 pF$	100 Mbps	24	mA
I_{CC2}			24	mA
I_{CC1}	2 个通道输入方波时钟信号, 负载电容 $C_L = 0 pF$	100 Mbps	22	mA
I_{CC2}			20.6	mA

7.5 电压 5.0 V(±10%)电气特性

参数	测试条件		典型值	单位
V_{OH}	高电平输出电压, $I_{OH} = -4mA$		4.9	V
V_{OL}	低电平输出电压, $I_{OL} = 4mA$		0.1	V
I_{IH}	高电平输入电流, $V_{IH}=V_{CCI}$ at INx	CEU8721N1	0	μA
		CEU8721N0	10	μA
I_{IL}	低电平输入电流, $V_{IL}=0$ at INx	CEU8721N1	-10	μA
		CEU8721N0	0	μA

I _{CC1}	2 个通道输入方波时钟信号, 负载电容 C _L = 15 pF	1 Mbps	1.6	mA
I _{CC2}			1.7	mA
I _{CC1}	2 个通道输入方波时钟信号, 负载电容 C _L = 0 pF	1 Mbps	1.6	mA
I _{CC2}			1.6	mA
I _{CC1}	2 个通道输入方波时钟信号, 负载电容 C _L = 15 pF	10 Mbps	4.7	mA
I _{CC2}			4.6	mA
I _{CC1}	2 个通道输入方波时钟信号, 负载电容 C _L = 0 pF	10 Mbps	4.3	mA
I _{CC2}			4.2	mA
I _{CC1}	2 个通道输入方波时钟信号, 负载电容 C _L = 15 pF	100 Mbps	38	mA
I _{CC2}			38	mA
I _{CC1}	2 个通道输入方波时钟信号, 负载电容 C _L = 0 pF	100 Mbps	34	mA
I _{CC2}			33	mA

7.6 电压 3.3 V 供电开关特性

参数		最低	典型值	最高	单位
t _{PLH}	传输延时 (上升沿)	10.7	11.9	30.1	ns
t _{PHL}	传输延时 (下降沿)	10.8	12.0	29.8	ns
jitter	信号抖动 (p-p)		0.9		ns
t _r	输出信号上升时间	2.2	2.7	4.3	ns
t _f	输出信号下降时间	2.3	2.8	6.1	ns

7.7 电压 5.0 V 供电开关特性

参数		最低	典型值	最高	单位
t_{PLH}	传输延时（上升沿）	7.6	8.3	11.1	ns
t_{PHL}	传输延时（下降沿）	8.4	8.5	8.8	ns
jitter	信号抖动（p-p）		0.9		ns
t_r	输出信号上升时间	2.4	2.2	2.9	ns
t_f	输出信号下降时间	2.1	2.4	4.1	ns

7.8 芯片功能表

V_{CCI}	V_{CCO}	INX	OUTX
PU	PU	H	H
		L	L
		Open	H (CEU8721N1) L (CEU8721N0)
PD	PU	X	H (CEU8721N1) L (CEU8721N0)
Open	PU	X	H (CEU8721N1) L (CEU8721N0)

(1) PU=上电; PD = 掉电; H = 高电平; L = 低电平; X = 任意; Open = 浮空。

8. 典型特征

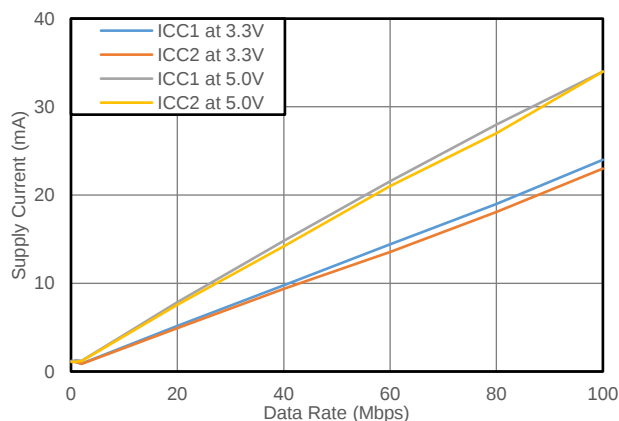


Fig. 8.1. 供电电流 vs. 数据率
(0 pF 负载, 室温)

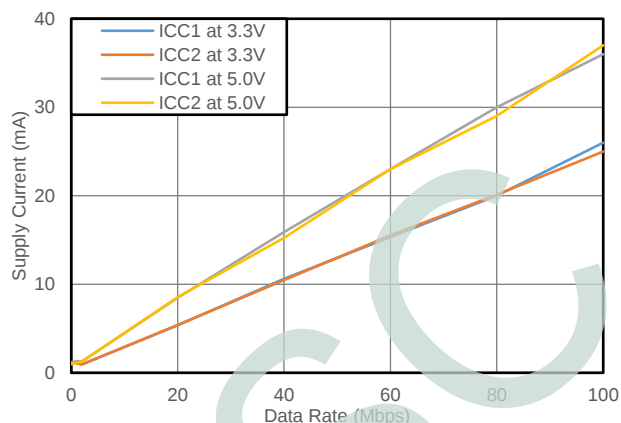


Fig. 8.2. 供电电流 vs. 数据率
(15 pF 负载, 室温)

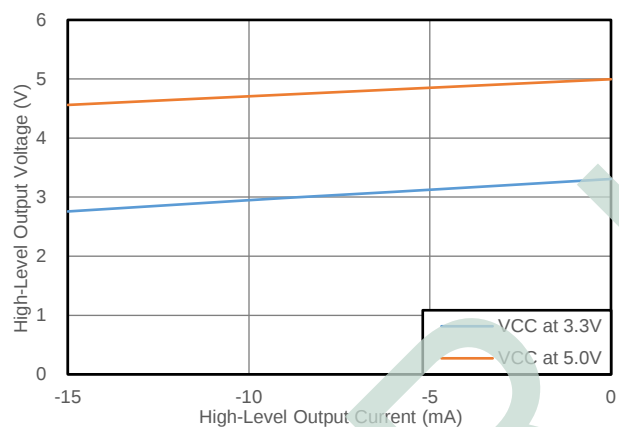


Fig. 8.3. 输出电压 vs. 输出电流

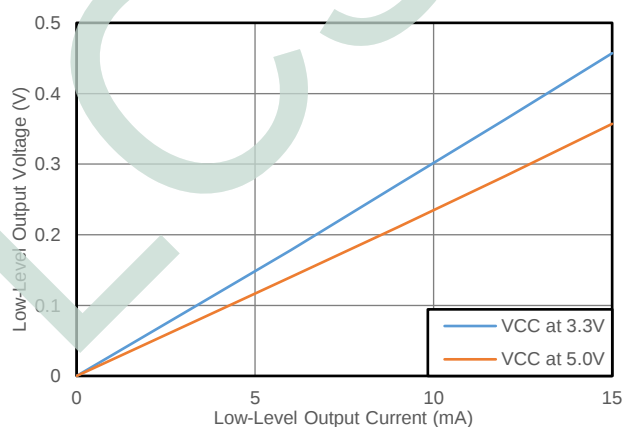


Fig. 8.4. 输出电压 vs. 输出电流

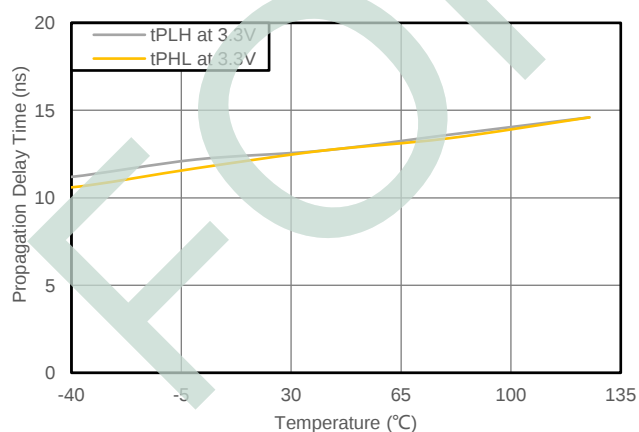


Fig. 8.5. 传输延时 vs. 温度
(3.3V 供电电压)

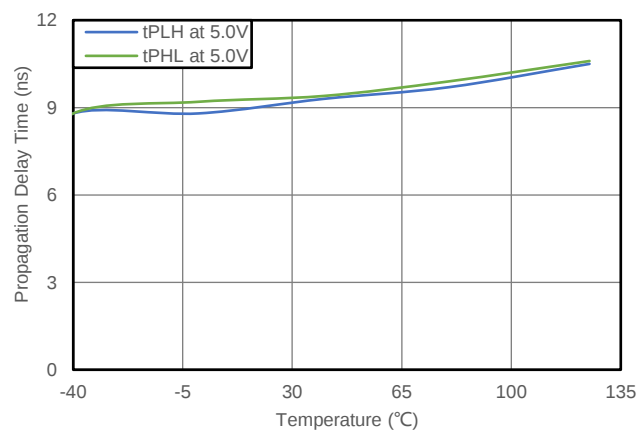
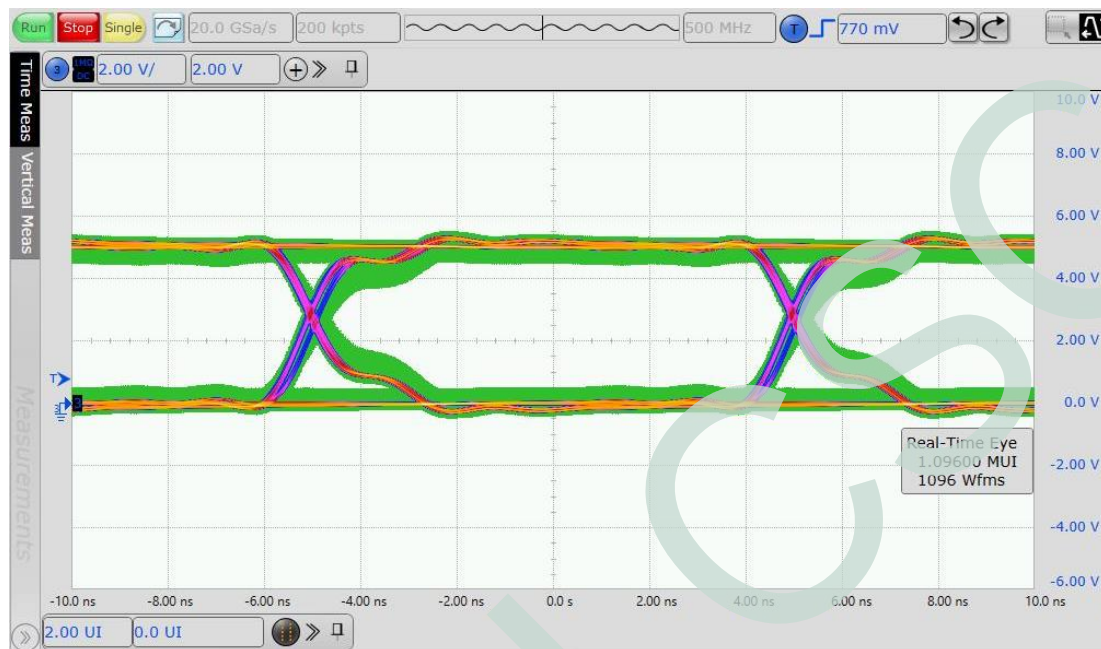


Fig. 8.6. 传输延时 vs. 温度
(5.0V 供电电压)

9. 眼图测试

CEU8721N1/CEU8721N0 在 100 Mbps 数据率下的典型眼图测试结果如下，在相应数据率下有优良的信号传输质量。



附录 A: 参考设计

CEU8721N1/CEU8721N0 使用简单, 无需上下拉电阻, 仅需在 V_{CC1} 和 V_{CC2} 两个供电电压处接入 $1\ \mu\text{F}$ 稳压电容, 建议将稳压电容焊接在尽可能接近 VCC 管脚的位置。图 A1, A2 分别为典型参考设计示意图和 PCB 参考设计图。

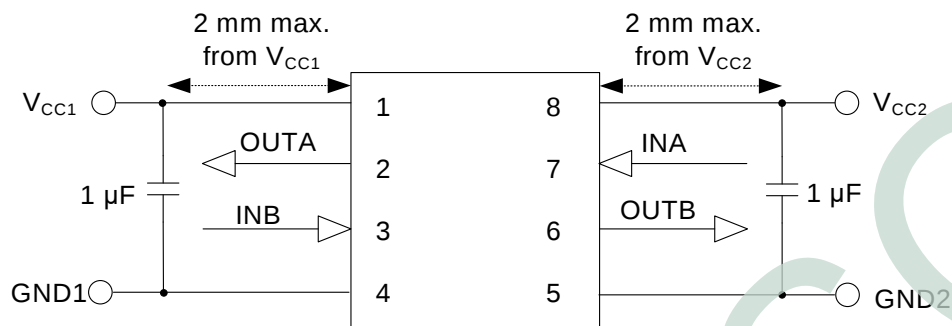


Fig. A1. 典型参考设计示意图

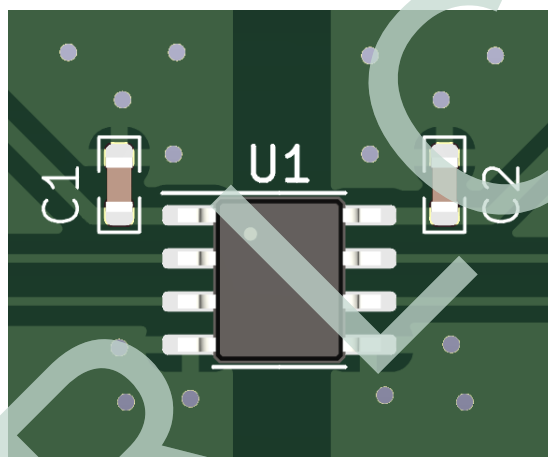


Fig. A2(a). 参考 PCB 设计图 正面

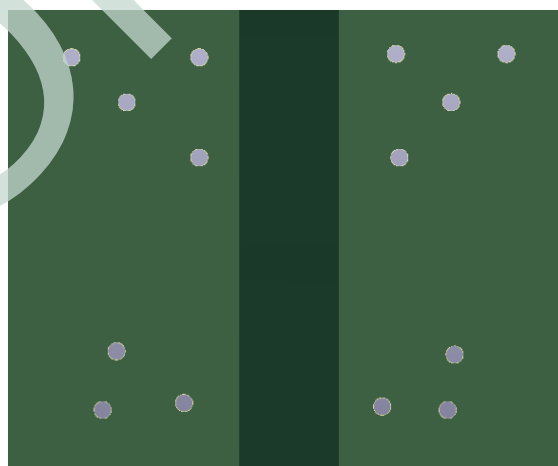
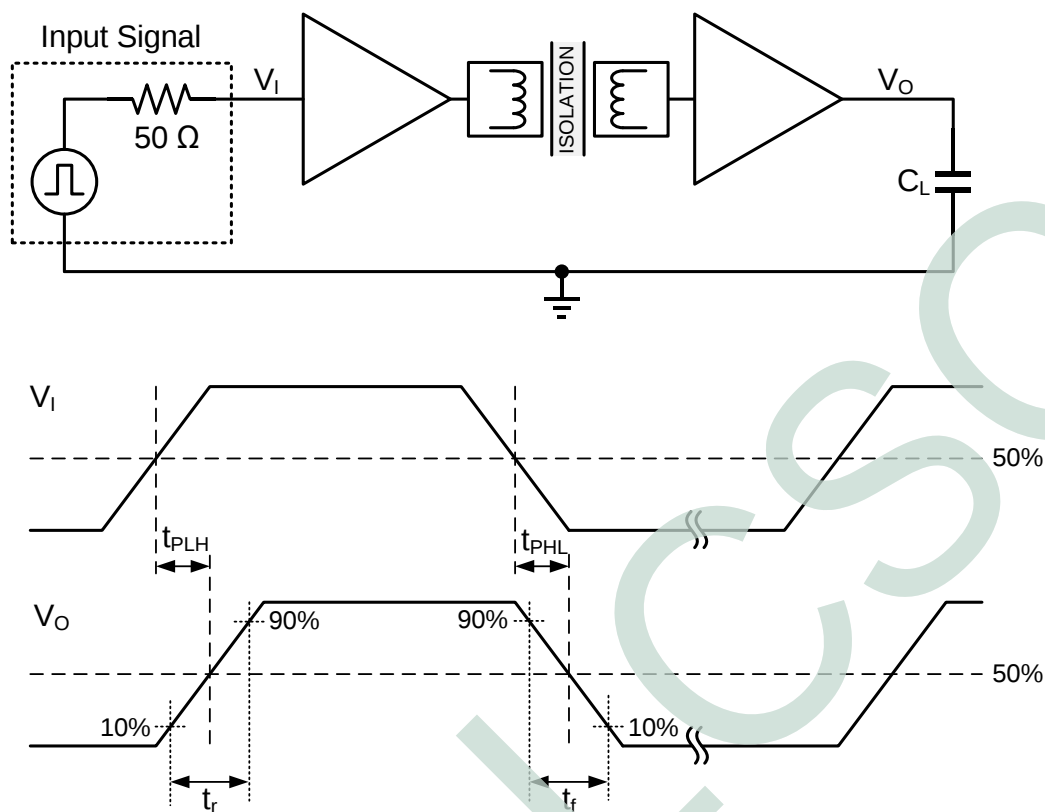


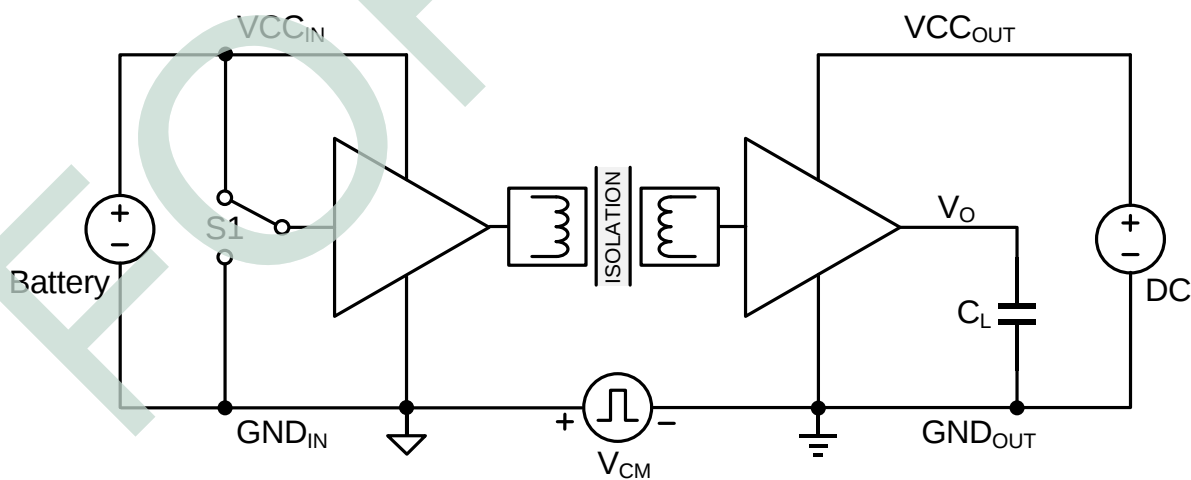
Fig. A2(b). 参考 PCB 设计图 反面

附录 B: 参数测量信息



输入信号特征阻抗 $Z_0 = 50 \Omega$, 以及 $C_L = 15 \text{ pF}$ 。

Fig. B1. 开关特性测试电路和电压波形



合格标准: 在共模瞬态过程中输出必须保持不变。

Fig. B2. 共模瞬态抑制测试电路(CMTI)

附录 C: 封装轮廓: SOP-8L (150 mil)

下图展示了 CEU8721N1/CEU8721N0 双通道磁隔通用数字隔离器的封装细节 (单位: mm)。

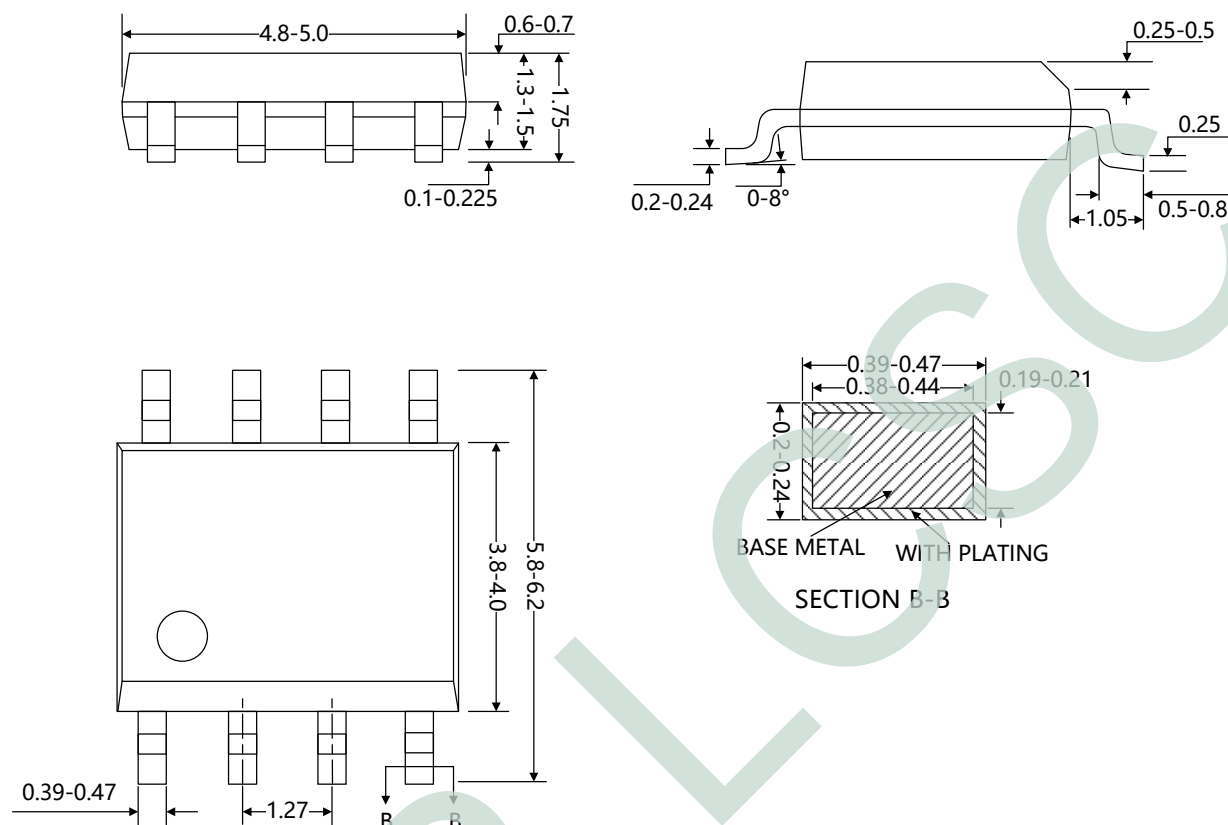


Fig. C1. SOP-8L (150 mil)

下图展示了 CEU8721N1/CEU8721N0 双通道磁隔通用数字隔离器的焊盘细节 (单位: mm).

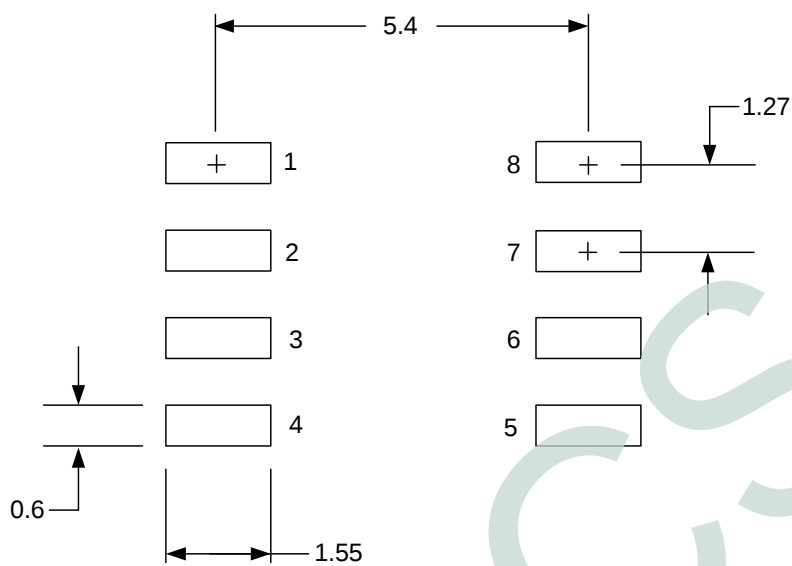


Fig. D1. PCB 焊盘: 8-引脚 SOP

附录 E: 顶部印记: SOP-8L (150 mil)

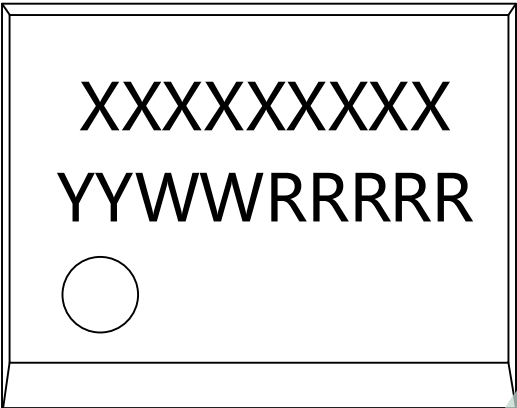


Fig. E1. SOP-8L 顶部印记

第一行印记	XXXXXXXXXX	产品型号
第二行印记	YYWWRRRRR	YY: 生产年 WW: 生产周 RRRRR: 追溯代码

附录 F: 采购信息

产品型号	封装	Pin	数量/卷	默认输出*
CEU8721N1	SOP-8L	8	2500	高
CEU8721N0	SOP-8L	8	2500	低

* CEU8721Nx 提供掉电保护功能，在输入掉电或浮空时，CEU8721N1 默认输出高电平，CEU8721N0 默认输出低电平。